СЕРГЕЙ ПЕТРОВ

bhv

ШИНЫ PCI, PCI Express

АРХИТЕКТУРА, ДИЗАЙН, ПРИНЦИПЫ ФУНКЦИОНИРОВАНИЯ

- ПРОТОКОЛ ШИНЫ PCI
- ПРАВИЛА АДРЕСАЦИИ И АРБИТРАЖА
- ПОРЯДОК СЛЕДОВАНИЯ ТРАНЗАКЦИЙ
- ПАРАМЕТРЫ ИСПОЛЬЗУЕМЫХ СИГНАЛОВ
- ОРГАНИЗАЦИЯ КОНФИГУРАЦИОННОГО ПРОСТРАНСТВА
- ОСНОВНЫЕ ПРИНЦИПЫ ФУНКЦИОНИРОВАНИЯ ШИНЫ PCI EXPRESS

АППАРАТНЫЕ СРЕДСТВА

Сергей Петров

ШИНЫ PCI, PCI Express

АРХИТЕКТУРА, ДИЗАЙН, ПРИНЦИПЫ ФУНКЦИОНИРОВАНИЯ

Санкт-Петербург
«БХВ-Петербург»
2006

УДК 681.3.06
ББК 32.973.26
П30

Петров С. В.

П30 Шины PCI, PCI Express. Архитектура, дизайн, принципы функционирования. — СПб.: БХВ-Петербург, 2006. — 416 с.: ил.

ISBN 5-94157-383-9

В книге обобщены материалы комплекта спецификаций шин PCI и PCI Express. Рассмотрены все аспекты разработки устройств, приведена информация о конфигурационном пространстве и правилах работы с ним. Описаны требования, предъявляемые к электронным компонентам. Приведен протокол шины PCI: адресация, правила передачи, порядок следования и завершения транзакций, арбитраж и т. д. Объяснен механизм задержанных транзакций. Рассмотрены вопросы обеспечения помехоустойчивости и надежности, возможности по расширению до 64 разрядов. Описана организация регистров и структура записей 256-байтного пространства конфигурации. Раскрыты основные понятия и определения шины PCI Express, ее архитектура, принципы функционирования и обратная совместимость с шиной PCI.

Для разработчиков аппаратуры, программистов и студентов профильных специальностей

УДК 681.3.06
ББК 32.973.26

Группа подготовки издания:

Главный редактор	*Екатерина Кондукова*
Зам. главного редактора	*Евгений Рыбаков*
Зав. редакцией	*Григорий Добин*
Редактор	*Юрий Рожко*
Компьютерная верстка	*Ольги Сергиенко*
Корректор	*Зинаида Дмитриева*
Дизайн серии	*Инны Тачиной*
Оформление обложки	*Елены Беляевой*
Зав. производством	*Николай Тверских*

Лицензия ИД № 02429 от 24.07.00. Подписано в печать 26.05.06.
Формат 70×100 1/16. Печать офсетная. Усл. печ. л. 33,54.
Тираж 3000 экз. Заказ №
"БХВ-Петербург", 194354, Санкт-Петербург, ул. Есенина, 5Б.

Санитарно-эпидемиологическое заключение на продукцию
№ 77.99.02.953.Д.006421.11.04 от 11.11.2004 г. выдано Федеральной службой по надзору в сфере защиты прав потребителей и благополучия человека.

Отпечатано с готовых диапозитивов
в ГУП "Типография "Наука"
199034, Санкт-Петербург, 9 линия, 12

ISBN 5-94157-383-9

© Петров С. В., 2006
© Оформление, издательство "БХВ-Петербург", 2006

Оглавление

Глава 1. Введение в шину PCI 1

История PCI 1
Развитие шинной архитектуры 1
Особенности PCI версии 2.3 4
Методы коммутации 5
Место шины PCI в вычислительной архитектуре 9
Назначение шины 9
Характеристики шины 10
Пример PCI-системы 12
Комплект стандартов и спецификаций 13
Спецификация шины PCI 13
Спецификация моста PCI-to-PCI 14
Спецификация управления питанием PCI 14
Спецификация "горячего" подключения PCI 15
Спецификация Small PCI 16
Спецификация PCI BIOS 17
Спецификация мобильного PCI 17
Спецификация Mini PCI 18

Глава 2. Элементная база шины PCI 19

Схемотехнические основы построения шин 19
Характеристики элементов ТТЛ и КМОП 20
Шинная организация 21
Логика с тремя состояниями 22
Логика с открытым коллектором 23
Проблемы разработки цифровых устройств 26
Тупиковое состояние в статическом режиме 26
Начальная установка 26
Переключения 27

Метастабильные состояния ... 27
Крутизна фронтов тактовых импульсов ... 28
Укороченные импульсы ... 29
Электронные компоненты шины PCI ... 29
Переход к напряжению 3,3 В ... 29
Характеристики буфера ввода-вывода ... 30
Мост PCI-to-PCI ... 31
Назначение и терминология ... 31
Примеры мостов ... 34
Операционные усилители ... 35
Обзор технологий CompactPCI и PCI-X ... 36
CompactPCI ... 36
Ключевые особенности стандарта CompactPCI ... 37
Процессорные модули ... 38
Системы ввода-вывода ... 38
Производители ... 39
Шина PCI-X ... 40
Общие сведения ... 40
Ключевые особенности ... 44
Элементы PCI-X 1.0 и PCI, усиленные в PCI-X 2.0 ... 44
Новые функциональные возможности ... 45
Заключение ... 45

Глава 3. Интерфейс шины ... 47

Сигналы и линии шины ... 47
Типы сигналов ... 48
Обязательные линии ... 50
Системные выводы ... 50
Выводы адреса и данных ... 51
Интерфейсные управляющие выводы ... 52
Арбитражные выводы ... 53
Выводы для сообщения об ошибках ... 54
Выводы прерываний ... 55
Пример соединений линий прерывания ... 56
Дополнительные выводы ... 57
Реализация линий PRSNT#, CLKRUN# ... 58
Выводы расширения шины до 64 бит ... 59
Выводы JTAG ... 60
Выводы интерфейса SMBus ... 61
Внеполосные сигналы ... 62
Функции центрального ресурса ... 62
Пример контроллера PCI ... 63
Команды ... 66
Назначение и классификация команд ... 66
Правила и ограничения использования команд ... 70

Правила использования команд чтения ... 73
Возможные последствия упреждающего чтения ... 74
Правила и порядок адресации ... 74
Дешифрация пространства ввода-вывода ... 75
Дешифрация адресного пространства памяти ... 76
Дешифрация конфигурационного пространства ... 79
Организация иерархических шин. Конфигурационные транзакции ... 79
Программная генерация транзакций конфигурации ... 81
Поддержка одноранговых шин ... 84
Программная генерация специального цикла ... 85
Выбор пространства конфигурации устройства ... 85
Рекомендации соединения линии IDSEL ... 88
Дешифрация пространства ввода-вывода для Legacy-устройств ... 89
Рекомендации распределения адресного пространства устройств ... 91

Глава 4. Транзакции ... 92

Введение ... 92
Общее управление передачей информации ... 93
Транзакции чтения и записи ... 95
Транзакция чтения ... 96
Транзакция записи ... 98
Завершение транзакции ... 99
Завершение транзакции мастером ... 99
Завершение транзакции целью ... 103
Правила завершения транзакции целью ... 105
Операция "Retry" ... 107
Операция "Disconnect with Data" ... 108
Операция "Disconnect without Data" ... 110
Завершение "Target-Abort" ... 112
Требования для мастеров ... 113
Задержанные транзакции ... 115
Алгоритм задержанной транзакции ... 116
Информация задержанной транзакции ... 117
Отмена задержанной транзакции ... 118
Последствия использования задержанных транзакций ... 119
Поддержка многократных задержанных транзакций ... 120
Транзакционные определения ... 120
Упорядочивающие правила для многократных задержанных транзакций ... 121
Упорядочивание задержанных транзакций ... 123

Глава 5. Порядок транзакций, арбитраж, оптимизация ... 124

Правила следования транзакций ... 124
Очередь транзакций для простых устройств ... 125
Интерфейсная зависимость "мастер — цель" ... 126
Отмена буферизованных данных ... 126

Правила следования транзакций для мостов ... 127
Модель "производитель — потребитель" ... 129
Перечень упорядочивающих требований PCI ... 132
Общие требования ... 132
Перечень упорядочивающих требований задержанных транзакций ... 133
Правила следования запросов ... 133
Упорядочивание задержанных транзакций ... 135
Независимость транзакций ... 139
Задержанные транзакции. Применение сигнала LOCK# ... 140
Условия возникновения ошибок ... 141
Арбитраж ... 141
Пример алгоритма арбитража системы ... 142
Протокол сигналов арбитража ... 144
Быстрые транзакции back-to-back ... 147
Парковка арбитража ... 150
Методы оптимизации на шине PCI ... 151
Сигнал разрешения обращения к байтам и маршрут байтов ... 151
Управление шиной и оборотный цикл ... 152
Комбинирование, объединение и свертка ... 153
Эффективность комбинирования, объединения и свертки ... 155

Глава 6. Служебные функции шины ... 157

Дополнительные операции шины ... 157
Выбор устройства ... 158
Специальный цикл ... 160
Сообщения специального цикла ... 162
Пошаговая передача адреса или данных ... 163
Подтверждение прерывания ... 164
Монопольный доступ ... 165
Введение ... 166
Старт монопольного доступа ... 167
Выполнение задержанных транзакций ... 169
Продолжение блокированных операций ... 170
Доступ к заблокированному агенту ... 171
Завершение монопольного доступа ... 171
Полная блокировка шины ... 171
Функции обнаружения ошибок ... 172
Генерация четности ... 172
Проверка четности ... 173
Ошибки четности адреса ... 174
Сообщения об ошибках ... 175
Сообщение по линии PERR# ... 175
Сообщение по линии SERR# ... 177
Бит состояния *Master Data Parity Error* ... 177
Бит состояния *Detected Parity Error* ... 178

Ошибки четности задержанных транзакций ... 178
Восстановление ошибок ... 180
Примеры исправления ошибок ... 180
Задержки на шине ... 181
Задержки цели ... 182
Начальные задержки цели ... 182
Задержки в блоках ... 184
Задержка мастера ... 185
Максимальное время записи в память ... 185
Предел максимального времени выполнения ... 186
Арбитражные задержки ... 186
Влияние задержек на скорость передачи ... 188
Расчет задержки арбитража ... 190
Определение буферных требований ... 193
Обобщение правил функционирования ... 194
Условия стабильности сигналов ... 195
Управление сигналами мастера ... 196
Управление сигналами цели ... 197
Фазы данных ... 198
Алгоритм арбитража ... 198
Временные задержки ... 199
Правила выбора устройства ... 199
Реализация проверки на четность ... 200

Глава 7. Дополнительные возможности расширения ... 201

Расширение шины до 64 разрядов ... 201
Определение размерности шины ... 205
64-битная адресация ... 206
Работа шины на частоте 66 МГц ... 209
Введение ... 209
Пространство конфигурации ... 210
Архитектура агента ... 210
Протокол шины ... 210
Определение вывода 66MHZ_ENABLE (M66EN) ... 210
Задержки ... 211
Электрическая спецификация ... 211
Направления перехода к частоте 66 МГц ... 212
Сигнальная среда ... 212
Максимальные значения переменного тока и защита устройств ... 215
Временные параметры ... 215
Спецификация, обеспечиваемая производителем ... 222
Рекомендации по расположению выводов ... 222
Рекомендации синхронизации ... 222
Спецификация системной платы ... 223

Физические требования ... 224
Четырехслойные системные платы ... 224
Назначение выводов разъема ... 224
Спецификация платы расширения ... 225
Поддержка SMBus ... 225
Требования системы SMBus ... 226
Питание ... 226
Физический и логический сегмент SMBus ... 226
Способность к подключению шины ... 226
Поддержка "Master" и "Slave" ... 227
Адресация и конфигурация ... 228
Фиксированный адрес устройств ... 228
Электрические требования ... 229
Поведение SMBus при системном сбросе шины PCI ... 229
Требования платы расширения SMBus ... 229
Связь ... 229
Поддержка "Master" и "Slave" ... 229
Адресация и конфигурация ... 229
Питание ... 230
Электрические требования ... 230

Глава 8. Спецификация компонентов PCI ... 231

Введение ... 231
Сигнальная среда 5 В ... 233
Спецификация по постоянному току ... 233
Спецификация по переменному току ... 235
Максимальные значения переменного тока и защита устройств ... 238
Сигнальная среда 3,3 В ... 241
Спецификация по постоянному току ... 241
Спецификация по переменному току ... 242
Максимальные значения переменного тока и защита устройств ... 246
Временные параметры ... 247
Спецификация тактовых импульсов ... 247
Временные параметры ... 249
Условия испытаний и измерений ... 251
Неопределенные входы и метастабильность ... 254
Спецификация, обеспечиваемая производителем ... 254
Рекомендации по расположению выводов ... 255

Глава 9. Спецификация системной платы ... 257

Схемотехника системной платы ... 257
Перекос синхронизации ... 257
Системный сброс ... 258
Нарушение правил сброса ... 261
Нагрузка ... 261

Питание ... 263
Требования к питанию ... 263
Последовательность активизации шин питания ... 264
Распределение временных параметров ... 264
Определение конечной точки времени T_{prop} ... 267
Физические требования ... 268
Четырехслойные системные платы ... 268
Импеданс системной платы ... 268
Назначение выводов разъема ... 269
Реализация системной платы ... 269

Глава 10. Спецификация плат расширения ... 271

Назначение выводов плат расширения ... 271
Питание ... 272
Емкостная развязка ... 272
Максимальная потребляемая мощность ... 273
Параметры среды распространения ... 274
Предельные значения для длины проводников на печатных платах ... 274
Четырехслойные платы расширения ... 274
Импеданс ... 275
Нагрузка линии ... 275
Конструктивные особенности ... 275

Глава 11. Конфигурирование и обслуживание устройств ... 281

Пространство конфигурации ... 281
Функции пространства конфигурации ... 283
Идентификация устройства ... 284
Управление устройством ... 285
Статус устройства ... 287
Смешанные регистры ... 290
CacheLine Size ... 290
Latency Timer ... 291
Built-in Self Test (BIST) ... 291
CardBus CIS Pointer ... 292
Interrupt Line ... 292
Interrupt Pin ... 292
MIN_GNT и MAX_LAT ... 293
Subsystem Vendor ID и Subsystem ID ... 293
Capabilities Pointer ... 294
Базовые адреса ... 294
Карта адресного пространства ... 295
Выбор размера регистра базового адреса ... 297
Регистр базового адреса ПЗУ расширения ... 298
"Жизненные" данные изделия ... 300
Драйверы устройств ... 300

Сброс системы ... 301
Список функциональностей ... 301
Механизм запроса прерывания ... 303
Структура функциональности MSI ... 303
Алгоритм функционирования MSI ... 307
Завершение транзакции MSI ... 308
Требования приема и упорядочивания MSI-транзакций ... 309
ПЗУ расширения ... 310
Состав ПЗУ расширения ... 310
Формат заголовка ... 311
Формат структуры данных PCI ... 312
Код процедуры POST ... 314
Совместимость со стандартом PC ... 314
Дополнительные поля заголовка ... 315
Алгоритм функционирования POST при обработке образа ... 315
Расширения функции *INIT* ... 316
Структура образа ... 317

Глава 12. Технология PCI Express ... 319

Введение ... 319
Третье поколение соединений ввода-вывода ... 319
Топология PCI Express ... 322
Root Complex ... 323
Endpoint ... 323
Правила для существующих оконечных устройств ... 323
Правила для оконечных устройств PCI Express ... 324
Switch ... 324
Мост PCI Express-to-PCI ... 325
Обзор уровней PCI Express ... 326
Уровень транзакций ... 327
Канальный уровень ... 328
Физический уровень ... 328
Программная инициализация и конфигурирование ... 329
Конфигурационная топология ... 329
Конфигурационные механизмы PCI Express ... 331
PCI-совместимый механизм доступа ... 331
Расширенный конфигурационный механизм доступа PCI Express ... 332
Блок регистров корневого комплекса ... 333
Типы конфигурационных регистров ... 333
PCI-совместимые конфигурационные регистры ... 334
Общее конфигурационное пространство типа 0/1 ... 335
Заголовок конфигурационного пространства типа 0 ... 339
Заголовок конфигурационного пространства типа 1 ... 339
Управление питанием ... 343
Состояния потребления питания канала ... 345

Системная архитектура PCI Express ... 350
Поддержка прерываний ... 350
Модель прерываний PCI Express ... 351
Программная модель PME ... 351
Маршрут PME между иерархиями PCI Express и PCI ... 351
Сообщение об ошибках и протоколирование ... 352
Введение ... 352
Классификация ошибок ... 352
Правила обработки ошибок и PCI-отображения для мостов ... 353
Поддержка виртуальных каналов ... 354
Поддерживаемые конфигурации TC/VC ... 354
Механизм "Device Synchronization Stop" ... 355
Механизмы очищения/сброса ... 356
Блокированные транзакции ... 356
Правила инициирования и распространения блокированных транзакций ... 357
Оконечные устройства Legacy Endpoint ... 357
Оконечные устройства PCI Express ... 358
Правила сброса для PCI Express ... 358
Поддержка механизма Hot-Plug ... 361
Пользовательская модель PCI Express Hot-Plug ... 361
Девиация форм-факторов PCI ... 362
Элементы стандартной пользовательской модели ... 362
Индикаторы ... 362
Ручная защелка MRL ... 365
Сенсор MRL ... 366
Электромеханическая блокировка ... 366
Кнопка внимания ... 366
Программный интерфейс пользователя ... 367
Функция распределения питания ... 367
Рекомендации процесса системного распределения питания ... 368
Управление ограничением питания слота ... 368
Управляющие регистры Slot Power Limit ... 370

Заключение ... 371

Приложение 1. Идентификаторы функциональностей ... 373

Приложение 2. Коды классов ... 375

Базовый класс 00h ... 376
Базовый класс 01h ... 376
Базовый класс 02h ... 377
Базовый класс 03h ... 378
Базовый класс 04h ... 379
Базовый класс 05h ... 379

Базовый класс 06h 380
Базовый класс 07h 381
Базовый класс 08h 382
Базовый класс 09h 383
Базовый класс 0Ah 384
Базовый класс 0Bh 384
Базовый класс 0Ch 385
Базовый класс 0Dh 386
Базовый класс 0Eh 387
Базовый класс 0Fh 387
Базовый класс 10h 388
Базовый класс 11h 388

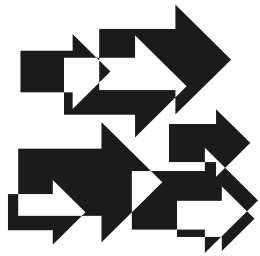
Приложение 3. Информация VPD 389

Формат VPD 392
Совместимость VPD 393
Определение VPD 393
Дескрипторы VPD 393
Доступные для чтения поля 393
Доступные для чтения/записи поля 395
Пример VPD 396

Список литературы 398

Предметный указатель 400

ГЛАВА 1



Введение в шину PCI

История PCI

Одним из основных требований, предъявляемых к вычислительным системам, является обеспечение необходимого быстродействия. При использовании стандартной последовательной архитектуры общая производительность определяется самым "медленным" компонентом системы. Пропускная способность канала связи является фактором, более всего влияющим на быстродействие, т. к. от него зависит скорость обмена данными. В случае взаимодействия процессора и какого-либо внешнего устройства в качестве такого канала связи выступает *шина расширения*, иначе называемая *локальной*.

Шина расширения используется для объединения отдельных устройств или их групп. При разработке шины необходимо учитывать их физические параметры, назначение и функциональные особенности. Такие характеристики системы, как быстродействие, функциональная однородность, общность электрических характеристик, зависят от локальной шины. Она также определяет, какие устройства являются совместимыми.

Постепенно шина расширения превратилась из набора проводников в самостоятельный интерфейс. По мере развития локальных шин на практике были проверены различные идеи, инженерные решения, большинство из которых использовались при разработке стандарта PCI.

Развитие шинной архитектуры

Одной из первых попыток введения стандартов в области шин расширения был стандарт *PC*, предложенный фирмой IBM. Хотя, по сравнению с другими шинами расширения, использовавшимися в то время, шина PC не предложи-

ла ничего оригинального, все необходимое она реализовывала, и вскоре заняла лидирующее положение.

Примечание

Например, стандарт S-100 позволял передавать информацию по 16 линиям, в то время как шина PC имела только 8 линий данных. Иначе эта шина называлась *ISA-8* (Industry Standard Architecture).

Обычно все проводники в шине имеют один и тот же уровень сигнала на всем своем протяжении, что и было реализовано в шине PC. Восьмой проводник, ближайший к контактам питания в IBM PC XT, отличается по своим электрическим характеристикам от всех других проводников шины. Этот проводник был помечен как резервный в оригинальной шине PC и в последующем предназначался для реализации функции выбора платы.

За три года, прошедших между появлением IBM PC и IBM PC AT, недостатки конструкции шины PC стали явными. Не удовлетворяли ограничения, накладываемые шиной на работу с памятью, не отвечало потребностям и количество линий данных. Кроме того, многие функции, реализуемые системой (а не шиной), переросли простое, однозначное применение.

В компьютере IBM PC AT шина PC получила дальнейшее развитие. Она отличалась наличием дополнительного разъема, который позволял передавать больше информации и расширял адресные линии. Шина получила название *AT* или, иначе, *ISA-16*. Число адресных линий было увеличено на 4 и линий данных на 8, т. е. шина обладала 16 линиями данных и 24 адресными линиями, что позволяло ей работать с 16 Мбайт памяти — пределом адресации микропроцессора 80286.

При переходе от 16-битной шины расширения к 32-битной компания IBM предложила новую шину, явившуюся частью первых компьютеров Personal System/2 (PS/2). Она настолько отличалась от шин PC и AT, что IBM дала всей системе новое имя — микроканальная архитектура. Шина *MCA* (Micro Channel Architecture) или, иначе, *"микроканал"* (Microchannel) является стандартом 32-битной шины расширения, принятым только IBM [22].

Примечание

Нечто подобное сделала Intel при разработке своих первых плат для 80386 систем. Системные платы Intel характеризовались комбинацией 8-, 16-, 32-битных разъемов расширения. Тем не менее Intel отказалась от разработки собственной 32-битной шины.

Группа компаний, возглавляемая Compaq Computer Corporation, разработала 32-битный стандарт шины независимо от микроканала. Его презентация состоялась 13 сентября 1988 года. Стандарту дали имя расширенной стандартной архитектуры (*EISA* — Extended Industry Standart Architecture). EISA мож-

но рассматривать как доработку шины AT (ISA). Его характеристики близки к микроканалу, но сильно отличаются по способу реализации.

Последующее развитие элементной базы и микропроцессорных архитектур привело к тому, что шины ISA, EISA перестали отвечать требованиям по пропускной способности. При взаимодействии устройства с процессором запросу на обслуживание нужно было пройти через расширительный мост, шину памяти, кэш и локальную шину процессора (рис. 1.1).

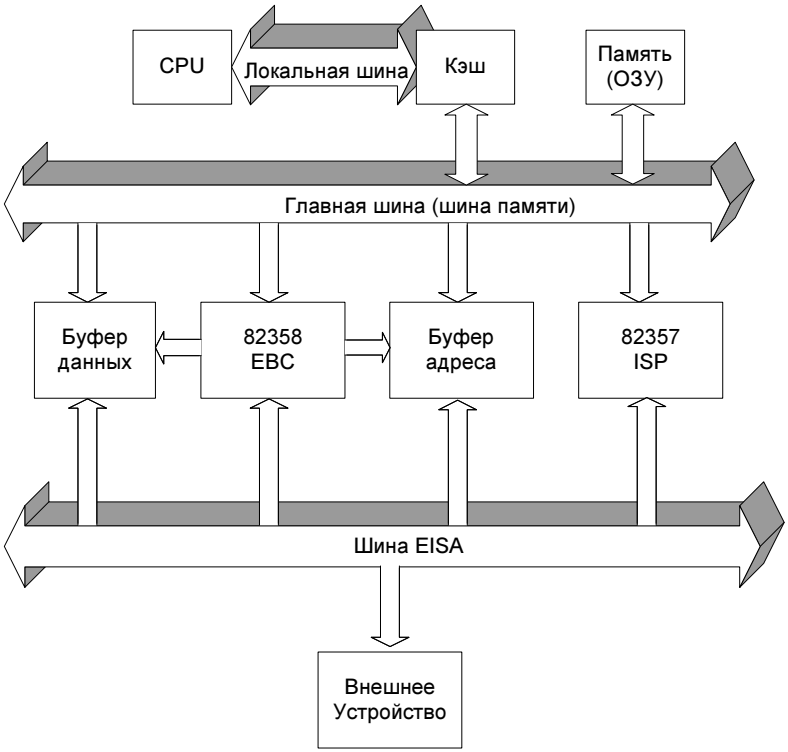


Рис. 1.1. Пример EISA архитектуры

Все это приводило к значительным задержкам при обработке запроса и операциях ввода-вывода. Требовалась новая идея, новый подход, реализующий следующее условие: локальная шина, обеспечивающая возможность обмена данными с периферийными устройствами, должна обладать пропускной способностью, близкой к пропускной способности системного процессора.

Разработка шины *PCI* (Peripheral Component Interconnect, подсоединение периферийных компонентов) началась весной 1991 года как внутренний проект корпорации Intel (шина спецификации PCI 0.1). Специалисты компании поставили перед собой цель разработать недорогое решение, которое позволило

бы полностью реализовать возможности нового поколения процессоров 486/Pentium/P6. Особенно подчеркивалось, что разработка проводилась "с нуля", а не была попыткой установки новых "заплат" на существующие решения. В результате шина PCI появилась в июне 1992 года (спецификация PCI 1.0). Разработчики Intel отказались от использования шины процессора и ввели еще одну, локальную шину. Массовое применение PCI началось в Pentium-системах, но она использовалась и с 486-ми процессорами. Частота шины составляла от 20 до 33 МГц, а теоретическая максимальная скорость передачи данных составляет 132 Мбит/с для 32-разрядной шины и 264 Мбит/с для 64-разрядной [17].

Стандарт PCI был объявлен открытым и передан комитету PCI Special Interest Group, который продолжил работу по совершенствованию шины. Выгоды установления открытого стандарта для шин системного ввода-вывода хорошо видны на примере производства IBM PC. Важно отметить, что стандарт PCI для локальных шин установлен для упрощения проектирования, снижения стоимости и расширения ассортимента отдельных компонентов локальной шины, а также плат расширения [17]. Преимущества, обеспечиваемые отдельными разработками локальной шины, послужили причиной появления нескольких версий ее реализации.

Особенности PCI версии 2.3

По сравнению с предыдущими версиями спецификаций (версий 1.0, 2.0, 2.1, 2.2), в PCI версии 2.3 можно выделить следующие особенности:

- SMBus — добавлена поддержка для двухпроводного интерфейса управления SMBus (System Management Bus — шина системного управления);
- время сброса — установлены дополнительные требования к временным параметрам для сброса состояния сигнала;
- размер платы расширения — одним из классификационных признаков плат расширения является их размер, иначе *форм-фактор*. Ранее были определены 3 физических типа плат: длинный, короткий и инвариантный. В версии 2.3 добавлен новый тип — LOW-PROFILE;
- добавлены новые коды классов, новые идентификаторы типа устройств;
- не поддерживаются платы расширения 5,0 В с аппаратным ключом;
- добавлено поле "Interrupt Disable" в регистр команд и "Interrupt Status" в регистр состояния;
- совместимость плат расширения — спецификация PCI и приложение к ней PCI-X определяют платы, которые функционируют на различных частотах и с различными протоколами. Все платы расширения 3,3 В и компоненты,

включая PCI 33 МГц, 66 МГц, PCI-X 66 МГц и PCI-X 133 МГц спроектированы для работы в системе PCI 33 МГц.

При разработке системных плат не нужно специально обеспечивать поддержку всех типов плат расширения. Совместимость сигнальных сред 3,3 и 5,0 В обеспечивается за счет наличия двух типов плат расширения, различающихся рабочими напряжениями. Определена "универсальная" плата, которая включает разъемы 3,3 и 5,0 В, и плата расширения "3.3 В", которая включает только разъем 3,3 В.

Методы коммутации

При определенных условиях электромагнитная волна обладает способностью отражаться. Такое явление может происходить, если цепь разомкнута или замкнута на конце накоротко. В этом случае электромагнитная волна, достигнув конца цепи, отражается полностью и распространяется к ее началу.

При сопротивлении нагрузки, которое отличается от волнового сопротивления цепи (несогласованное включение), энергия будет отражаться частично: чем меньше будет отличаться сопротивление нагрузки от волнового сопротивления цепи, тем меньше будет отражаться энергии и больше поглощаться нагрузкой [19].

При сопротивлении нагрузки, равном волновому сопротивлению цепи (согласованное включение), электромагнитная волна отражаться не будет, и вся энергия поступит в нагрузку.

Таким образом, при согласованном включении в цепи будут иметь место только электромагнитные волны, распространяющиеся от начала к концу цепи. Эти волны называются *прямыми (падающими)*. При несогласованном включении, кроме падающих волн, появляются *обратные (отраженные)* волны, распространяющиеся от конца к началу цепи [19].

При передаче тактового импульса его восходящий фронт, распространяясь по проводникам шины, нарастает выше порога переключения приемопередатчиков, подключенных к соответствующим проводникам шины. Несогласованное включение шинного драйвера с волновым сопротивлением цепи вызывает возникновение отраженной волны. Взаимодействие прямого и отраженного сигналов приводит к появлению некоторого уровня шума на восходящем фронте импульса и изменениям уровня сигнала в области порога переключения шинных приемников. В результате этого осуществление выбора линии приемником задерживается до тех пор, пока сигнал не стабилизируется. Шины с невысокой производительностью, например ISA, не учитывают влияния отраженных волн. Высокопроизводительные шины не могут допускать такой задержки. Для решения проблемы существует два метода, называемые *коммутацией на падающей волне* и *коммутацией на отраженной волне*.

Основная идея метода *коммутации на падающей волне* (Incident Wave Switching) состоит в следующем. Импульс необходимо считывать после его самого первого пересечения порога переключения приемника (т. е. на падающей волне), до возникновения колебаний. Такие линии содержат специальные *шинные драйверы*, обеспечивающие большой электрический ток при малом входном сопротивлении и цепи завершения, которые уменьшают мощность отраженной волны. Шина, разработанная на основе данного метода (рис. 1.2), обладает следующими характеристиками:

- связью на высокой скорости — полное быстродействие линии связи зависит от скорости распространения электромагнитных колебаний. Поскольку волна распространяется только в одном направлении, то достигается предельная скорость коммутации;
- качеством сигнала — чтобы избежать отражений, шина должна содержать цепь завершения, а в качестве шинного драйвера должен использоваться малый внутренний резистор. Такие параметры реализованы в шинных драйверах, которые способны обеспечить ток 48 мА или даже 64 мА. Кроме того, завершенные шины обладают хорошо определенным уровнем напряжения, что уменьшает ошибки, вызванные внешними наводками;

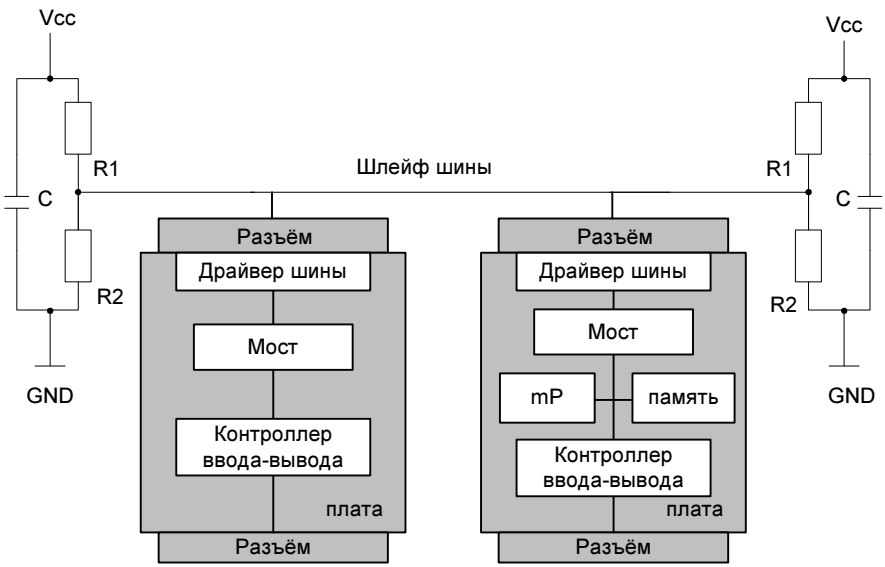


Рис. 1.2. Шина с коммутацией на падающей волне

- универсальностью — за счет устойчивого качества сигнала и высокой скорости на шине может быть интегрировано большое число разъемов. Например, шина VME (Versa Module Europa), предназначенная для объ-

единения устройств, работающих в режиме реального времени, допускает установку до 21 платы расширения;

- ❒ большим энергопотреблением — является главным недостатком данного метода, исключающим использование метода падающей волны для следующих применений:
  - мобильных систем — шинный драйвер представляет собой крупногабаритное устройство, как правило, с 8 или 12 линиями, что обусловлено высоким энергопотреблением. Его использование требует дополнительного места на плате, что увеличивает размер плат расширения. Таким образом, метод коммутации на падающей волне не предназначен для систем с питанием от аккумуляторных батарей или других мобильных применений;
  - проектов с низким потреблением и большим количеством линий — управление единственной линией 48 мА не создает трудностей. Однако параллельное управление 40—50 или более линиями увеличивает требования к электропитанию и охлаждению;
- ❒ высокой ценой — возрастание стоимости связано с расходами на шинный драйвер, завершающую цепь, дополнительное место на плате для всех этих компонентов и на охлаждение. Все это исключает использование метода падающей волны для низкобюджетных пользовательских проектов.

Метод *коммутации на отраженной волне* (Reflected-Wave Switching) использует обе, и падающую, и отраженную волны. При таком подходе на линии отсутствует завершающая цепь (рис. 1.3). Внутреннее сопротивление передатчика эквивалентно сопротивлению линии. В результате уровень сигнала падающей волны равен половине значения, необходимого для коммутации. Отраженная волна увеличивает напряжение до требуемого уровня (рис. 1.4).

Данный метод обладает следующими преимуществами:

- ❒ прямым соединением устройства и шины — специальный шинный драйвер не используется;
- ❒ низким энергопотреблением — возможность применения в мобильных системах с питанием от аккумуляторных батарей;
- ❒ снижением стоимости реализации шины — отсутствует завершающая цепь;
- ❒ компактным размером — уменьшаются размеры плат расширения.

Недостатки данного метода включают:

- ❒ ухудшение качества сигнала — цепи с низким напряжением питания более подвержены воздействию помех;

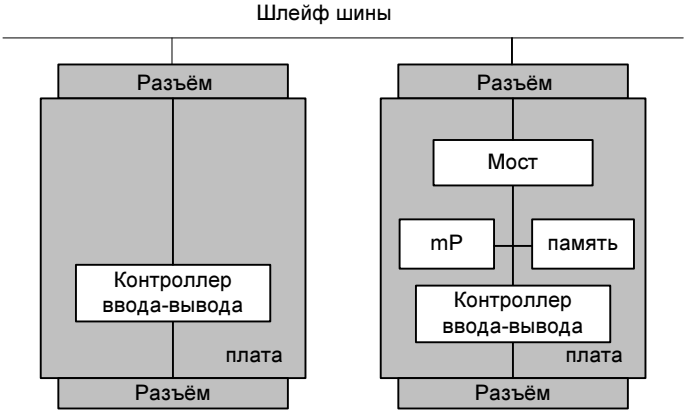


Рис. 1.3. Цепь коммутации на отраженной волне

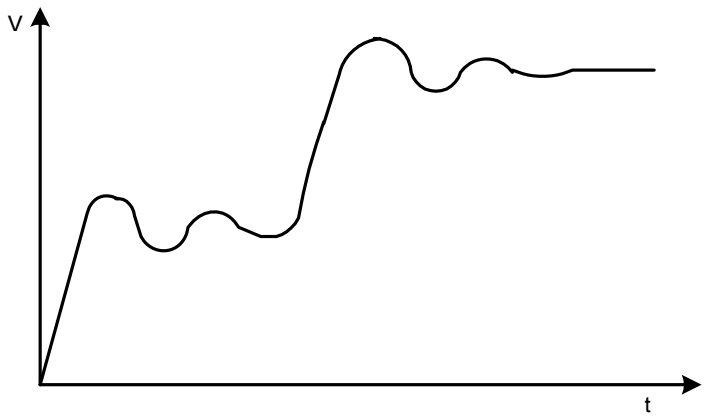


Рис. 1.4. Рост напряжения при отраженной волне

- снижение производительности — поскольку волна должна распространяться дважды, чтобы сигнал достиг необходимого уровня;
- уменьшение размерности — как следствие уменьшения длины шины; стандартная шина PCI 33 МГц допускает до 4-х слотов для плат расширения, увеличение частоты до 66 МГц приводит к ограничению до 2—3 слотов, а при работе шины на частоте 133 МГц допускается только один слот.

Шина PCI была первой, где использовался метод коммутации на отраженной волне. Как уже упоминалось, шина PCI разрабатывалась как недорогое решение с приемлемой производительностью.

Место шины PCI в вычислительной архитектуре

Шина PCI разрабатывалась как промышленный стандарт высокопроизводительной локальной шины. Такой стандарт должен был обеспечить минимальную стоимость реализации, предоставляя при этом определенную степень свободы производителям компонентов, системных плат и плат расширения. Основные усилия проектировщиков были направлены на достижение оптимального соотношения цена/качество, возможности применения для разных платформ и архитектур, а также учет будущих требований к вычислительным системам. На рис. 1.5 показаны применения локальной шины PCI.

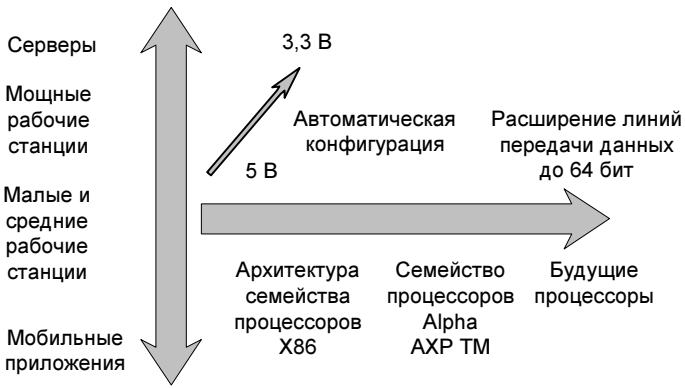


Рис. 1.5. Применения шины PCI

Первоначально шина PCI предназначалась для сектора высокопроизводительных настольных систем. Тем не менее шина применяется и в области мобильных приложений и серверов [9, 10, 11].

Назначение шины

Локальная шина PCI использует сигнальную среду 3,3 и 5,0 В. Однако со временем намечается постепенный переход к сигнальной среде 3,3 В (рис. 1.5). Так, например, в спецификации PCI, начиная с версии 2.3, платы расширения, имеющие питание 5,0 В с дополнительным аппаратным ключом, больше не поддерживаются.

Компоненты PCI и платы расширения являются процессорно-независимыми, что обеспечивает их совместимость с новыми поколениями процессоров, а также с многопроцессорными архитектурами.

Процессорная независимость позволяет оптимизировать шину для функций ввода-вывода, делает возможным конкурирующую работу локальной шины

с подсистемой процессор/память и допускает использование для графической подсистемы множества высокопроизводительных периферийных устройств (видеоадаптеров, SCSI-устройств, FDDI, жестких дисков и т. д.). Переход к новым видео- и мультимедийным дисплеям, а именно HDTV и трехмерным, продолжит повышение требований к разрядности локальной шины. Имеющееся "прозрачное" расширение 32-разрядных шин данных и адресов до 64 разрядов делает периферийные устройства совместимыми, в прямом и обратном направлении, с 32- и 64-разрядной локальной шиной PCI.

Также определена прямая и обратная совместимость спецификации PCI-X, увеличивая разрядность на частоте 33 МГц дополнительным форм-фактором.

Стандарт локальной шины обладает еще одним преимуществом. Для PCI-компонентов и плат расширения определены регистры конфигурации. Они обеспечивают автоматическую конфигурацию устройств на шине при включении питания [9, 10, 11].

Характеристики шины

Основные характеристики шины в порядке их значимости перечислены далее.

- ❒ Производительность.
  - Прозрачный переход от 32-разрядных данных к 64-разрядным данным с шиной, работающей на частотах 33, 66 и 133 МГц, с соответствующим увеличением скорости обмена данными.
  - Переменная длина блоков данных и переключаемый режим, как для чтения, так и для записи, повышающие производительность при работе с графикой.
  - Произвольный доступ с малым временем задержки (60 нс при записи для шины 33 МГц и 30 нс при записи из ведущего устройства в регистры ведомого для шины PCI-X).
  - Возможность полного распараллеливания подсистемы процессор/память.
  - Синхронизация шины 33, 66 или 133 МГц.
  - Скрытый (перекрываемый) центральный арбитраж.
- ❒ Цена.
  - Оптимизация для прямых "межкремниевых" соединений компонентов, т. е. отсутствие "склеивающей логики". Электрические и частотные спецификации реализованы в соответствии со стандартными технологиями разработки специализированных микросхем и другими типовыми процессами.

- Мультиплексированная архитектура снижает количество выводов (47 — для сигналов ведомого устройства, 49 — для ведущего) и уменьшает размеры корпуса PCI-компонентов, либо обеспечивает дополнительные функции в корпусе заданного размера.

❒ Использование.

- Поддержка полной автоконфигурации плат расширения и компонентов локальной шины. PCI-устройства имеют регистры, в которых хранится информация об устройстве, используемая для установки.

❒ Долговечность.

- Независимость от процессора. Поддерживается множество семейств процессоров, в том числе и будущие их поколения (через переходники-"мосты" или путем прямой интеграции).
- Поддержка 64-разрядной адресации.
- Поддержка использования как напряжения в 5,0 В, так и 3,3 В для сигналов. Специальные возможности делают переход между рабочими напряжениями 5,0 и 3,3 В более плавным.

❒ Взаимодействие/надежность.

- Малый форм-фактор плат расширения.
- Наличие сигналов, позволяющих оптимизировать напряжение питания для ожидаемой степени загруженности системы путем отслеживания работы плат расширения, что позволяет добиться от системы максимальной эффективности работы.
- Более 2000 часов электрического моделирования в программном пакете PSPICE с последующей коррекцией аппаратной модели.
- Прямая и обратная совместимость с 32- и 64-разрядными платами расширения и компонентами.
- Прямая и обратная совместимость с PCI 33 МГц, PCI 66 МГц, PCI-X 66 МГц и PCI-X 133 МГц платами расширения и компонентами.
- Повышенная надежность и расширенные возможности взаимодействия с платами расширения благодаря снижению требований к загрузке и частоте локальной шины на уровне компонентов, уничтожению буферов и "склеивающей логики".

❒ Гибкость.

- Возможности по полному управлению множеством PCI-мастеров, обеспечивающие одноранговый доступ любого PCI-мастера к любому другому PCI-мастеру либо к ведомому устройству.

- Целостность данных.
  - PCI обеспечивает контроль четности как для данных, так и для адресов, позволяя создавать устойчивые пользовательские платформы.
- Программная совместимость.
  - PCI-компоненты могут быть полностью совместимы с существующим программным обеспечением и драйверами устройств и могут применяться для различных классов платформ.

Пример PCI-системы

В соответствии со спецификацией PCI каждое устройство имеет доступ к локальной шине процессора и шине системной памяти через связывающий их мост (рис. 1.6).

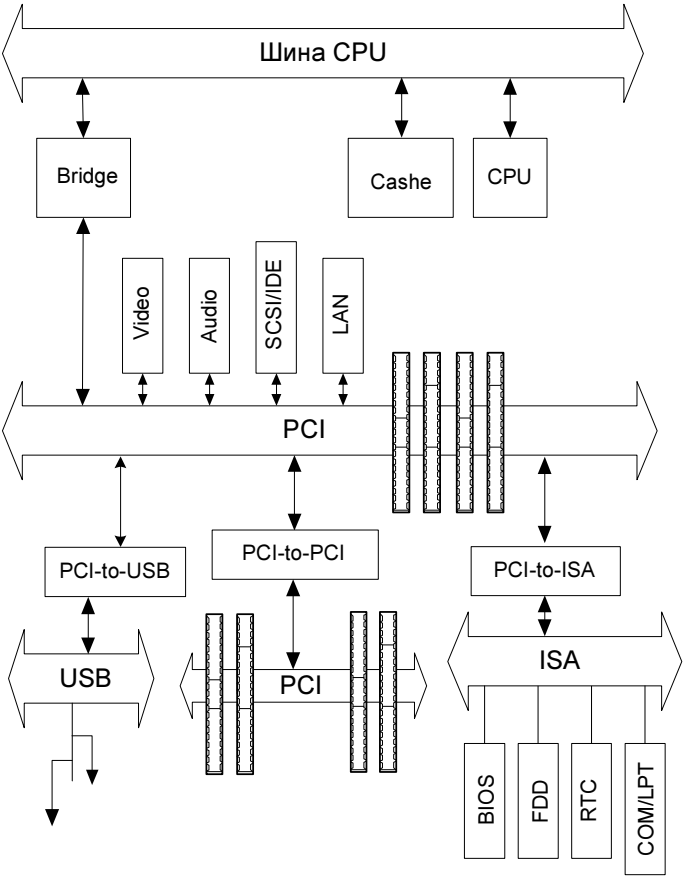


Рис. 1.6. Пример PCI-системы

Такое решение дает по крайней мере два преимущества. Во-первых, оно позволяет выполнять на шине несколько операций одновременно, например, процессор может забирать из кэш-памяти моста данные, в то время как устройство обращается к системной памяти. Во-вторых, обеспечивает независимость локальной шины от процессора [9, 10, 11].

Комплект стандартов и спецификаций

Полный комплект спецификаций PCI не включает такие стандарты, как PCI-X, CompactPCI и PCI Express. Тем не менее они так или иначе связаны как с основным документом — спецификацией шины, так и с дополнительными — PCI-to-PCI Bridge, Bus Power Management и т. д.

Спецификация шины PCI

Полный комплект стандартов включает набор спецификаций, описывающих различные аспекты разработки PCI. Основной документ-спецификация локальной шины PCI включает протокол, электрическую, механическую и конфигурационную спецификации для локальной шины PCI и плат расширения. Описания электрических сигналов приводятся для напряжений питания 3,3 и 5,0 В. Спецификация локальной шины PCI определяет аппаратное обеспечение PCI.

Более подробная информация, касающаяся системного проектирования PCI и спецификации PCI BIOS, предоставляется членам *PCI SIG* (PCI Special Interest Group, группа поддержки PCI). Это независимая ассоциация членов индустрии микроЭВМ, которая создана для контроля и дальнейшей разработки локальной шины PCI. В ее состав входят широко известные компании: IBM, Microsoft, AMD, Adaptec, Intel, Hewlett-Packard, ServerWorks, Phoenix Technologies, VTM, Texas Instruments, Vital Technical Marketing.

Уставом PCI SIG предусматривается поддержка:

- прямой совместимости всех разработок локальной шины PCI или приложений на ее основе;
- спецификации локальной шины PCI как простой, легкой в использовании и устойчивой технологии;
- утверждению локальной шины PCI в качестве промышленного стандарта и технически долговечной архитектуры.

Членство в SIG доступно всем участникам компьютерного рынка. При этом членам предоставляются следующие преимущества:

- представление на рассмотрение изменений спецификации и приложений;
- участие в рассмотрении таких изменений;

- первоочередное получение изменений и приложений спецификации;
- право голоса при выборе членов комитета управления;
- присвоение идентификационных номеров (ID) производителям;
- техническая поддержка PCI;
- поддержка по работе с документацией и материалами по PCI;
- участие в программе встреч, конференций, спонсором которых является SIG, и других акциях, связанных с локальной шиной PCI.

За информацией относительно того, как стать членом SIG или для получения документации по локальной шине PCI, следует обращаться по адресу **www.pcisig.com**.

Спецификация моста PCI-to-PCI

Мост PCI-to-PCI соединяет две независимые шины PCI. Основная функция моста — обеспечение взаимодействия между мастером на одной шине PCI и *целевым устройством* (целью) на другой шине PCI. Мосты PCI-to-PCI позволяют системным и интегральным разработчикам расширять пределы допустимых электрических нагрузок, создавая иерархические шины PCI.

Спецификация для мостов PCI-to-PCI определяет требования к таким устройствам, устанавливая соответствие с основной спецификацией PCI. Спецификация не описывает детали реализации любого конкретного требования, а также не описывает конкретные реализации моста PCI-to-PCI.

Спецификация управления питанием PCI

Спецификация шины PCI представляет законченный документ с твердым определением протоколов, электрических характеристик и механических параметров. При этом в спецификации отсутствуют требования для поддержки функций управления питанием.

Управление питанием на современной платформе выполняется комбинацией BIOS и системного режима управления, иначе *SMM* (System Management Mode), использующими аппаратные средства, уникальные для каждой платформы. Не существует стандартного метода, чтобы точно установить, когда система занята и когда она находится в состоянии "свободна". Операционная система располагает этой информацией, так что разумно отдать ей функции управления питанием. Основной преградой для реализации данной идеи является недостаток стандартов для обеспечения операционной системы необходимой информацией. Ее наличие должно позволить управлять аппаратными средствами независимо от платформы. Спецификация "PCI Bus Power Management Interface" направлена на решение этой проблемы. Данная специ-

фикация определяет четыре состояния питания для шины PCI, четыре состояния питания для функций PCI, а также интерфейс для управления всеми состояниями питания.

Цель этой спецификации — установить стандартный комплект периферийного оборудования управления питанием PCI, интерфейсов аппаратных средств и протоколов. Такая инфраструктура позволяет операционной системе более четко управлять функциями питания шины PCI [6].

Основные задачи интерфейса управления питанием PCI:

- ❒ допустить разделение на уровни функций питания PCI;
- ❒ установить стандарт для функции PCI "пробуждающие события";
- ❒ установить стандарт для отчетности о состоянии управления питанием;
- ❒ установить стандартный механизм для управления состоянием питания шины PCI;
- ❒ обеспечить минимальное влияние на спецификацию шины PCI;
- ❒ обеспечить обратную совместимость со спецификацией шины PCI версии 2.2, исправленной версией 2.1 и доработками версии 2.0;
- ❒ сохранить для разработчиков возможности проектирования различных изделий;
- ❒ обеспечить единую архитектуру для всего рынка от мобильных приложений до серверов.

Спецификация "горячего" подключения PCI

Назначение данной спецификации — обеспечить бесперебойную работу файловых и прикладных серверов при *"Hot Plug"* ("горячее" подключение, без выключения питания) извлечении или замене плат расширения. Хотя эта разработка предназначалась для серверов, основные принципы применимы и для настольных ПК.

Существенные изменения в аппаратной части касаются платформ, а не плат расширения. Это сделано исключительно для ускорения рыночного признания подключения "Hot Plug". То есть спецификация описывает новый класс платформ, практически не затрагивая платы расширения. Не изменены и электрические требования для платы по сравнению с уже установленными (в спецификации шины PCI). Таким образом, существующие платы расширения будут обладать возможностью "горячего" подключения. При разработке предполагалось, что подавляющее большинство плат расширения PCI, разработанные до публикации PCI Hot Plug Specification, удовлетворят требованиям данной спецификации [8].

Основными задачами данного документа являются:

- определить условия для проектирования платы расширения, чтобы она соответствовала стандарту "Hot Plug";
- определить только необходимые характеристики для платформы "горячего" разъема так, чтобы это как можно меньше отразилось на разработчиках операционных систем;
- установить единую терминологию и архитектуру для "горячего" разъема системных аппаратных средств и программного обеспечения.

Особенно в спецификации "горячего" подключения подчеркиваются задачи, не относящиеся к данному документу:

- определить подробную реализацию платформы PCI;
- определить реализацию или структуру программных процедур "горячего" разъема. Представлены только понятия и характеристики, сама программная реализация строго определяется разработчиками операционных систем;
- определить поведение функций операционной системы более высокого уровня. Например, действия над файловой системой во время замены платы контроллера. Такие функции могут измениться от одной операционной системы к другой, и реализуются разработчиками операционной системы;
- определить функции "горячего" разъема на уровне драйверов. Например, равнозначная замена плат, дополнения платы новой версии. Аппаратные средства и программные компоненты низкого уровня, описанные здесь, требуются для всех систем "Hot Plug".

Спецификация Small PCI

Спецификация Small PCI (SPCI, спецификация PCI в миниатюрном исполнении) определяет альтернативную механическую реализацию 32-битной локальной шины PCI. Small PCI, прежде называвшаяся SFF PCI (Small Form-Factor PCI, маленькая PCI), предназначенная, в основном, для портативных компьютеров, логически совпадает с обычной шиной PCI.

Спецификация Small PCI использует тот же сигнальный протокол, электрические параметры, определения пространства конфигурации, что и спецификация шины PCI. При этом 64-битное расширение не предусматривается, и при частоте 33 МГц обеспечивается пропускная способность 132 Мбайт/с.

Для ссылок в описании протокола и пространства конфигурации следует обращаться к спецификации шины PCI. Спецификация Small PCI определяет аппаратную среду PCI. Как показал опыт, характеристики исполнения шины

PCI в настольной системе и системе сервера обусловили возможность использовать ее на меньших системных платформах [15].

Спецификация PCI BIOS

Этот документ описывает программный интерфейс, представляемый функциями BIOS. Интерфейс обеспечивает аппаратно-независимый метод управления устройствами PCI в компьютере. Назначение документа — изолировать разработчиков программного обеспечения от управления устройствами на аппаратном уровне. Таким образом, PCI BIOS является "надстройкой" над физическим уровнем с точки зрения управления.

Документ также предоставляет достаточно информации для системных разработчиков, чтобы создавать функции BIOS для конкретной системотехники (системной архитектуры, разработки).

Функции PCI BIOS предоставляют программный интерфейс к аппаратным средствам, используемым при разработке PCI-систем. Основное применение — осуществление различных операций в специфическом адресном пространстве PCI (пространство конфигурации и специальный цикл).

Функции PCI BIOS должны строиться таким образом, чтобы действовать во всех режимах архитектуры *x*86:

- режиме реального времени;
- защищенном режиме процессора 286;
- защищенном режиме процессора 80386;
- защищенном режиме 0:32 (также известном как режим, использующий плоскую модель памяти, в которой все сегменты начинаются по линейному адресу 0 и распределяют целое 4-гигабайтное адресное пространство).

Доступ к функциям PCI BIOS обеспечивается через прерывание INT 1Ah.

Для 32-битного режима (защищенный режим) доступ обеспечивается вызовом через точку входа: соответствующая функция кода PCI BIOS — B1h. Специфические функции BIOS вводятся, используя код подфункции. Пользователь устанавливает необходимые значения регистров процессора для вызываемой функции и подфункции и вызывает программное обеспечение PCI BIOS. Статус возвращается через *флаг переноса* (CF) и регистры процессора, специфические для введенной функции [4].

Спецификация мобильного PCI

Оригинальная спецификация PCI Mobile Design Guide была опубликована 27 октября 1994 года и предназначалась для управления питанием в системе. В то время мобильные платформы были основными для разработчиков.